

11220090 A



(19)

(11) Publication number:

11220090 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10036815

(51) Intl. Cl.: H01L 25/04 H01L 25/18

(22) Application date: 03.02.98

(30) Priority:

(43) Date of application
publication: 10.08.99(84) Designated contracting
states:(71) Applicant: **KENWOOD CORP**
KENWOOD DEVICE:KK(72) Inventor: **KATANO GIICHIRO**
TSUNO MASAHIKO

(74) Representative:

**(54) MULTILAYER
SUBSTRATE STRUCTURE**

(57) Abstract:

PROBLEM TO BE SOLVED: To easily and densely mount miniature electronic parts without reducing the strength of a multilayer substrate, by independently forming recessed parts being opened on the surface of the multilayer substrate so that the number of the recessed parts is equal to the number of a plurality of miniature electronic parts.

SOLUTION: A multilayer substrate 1 where, for example, three of single-layer substrates 1a, 1a... are laminated is formed. Recessed parts 1b, 1b... with a depth of two multilayer substrates 1a are formed on the multilayer substrate 1 while being opened on the surface of four multilayer substrates 1. The thickness of the upper two single-layer substrates 1a and 1a where the recessed part 1b is formed is set to 0.2 mm or the like, and the thickness of the single-layer substrate 1a of the

特開平11-220090 (1/4)

- (19) 【発行国】日本国特許庁 (JP)
 (12) 【公報種別】公開特許公報 (A)
 (11) 【公開番号】特開平11-220090
 (43) 【公開日】平成11年(1999)8月10日
 (54) 【発明の名称】多層基板構造
 (51) 【国際特許分類第6版】

H01L 25/04
 25/18

【FI】

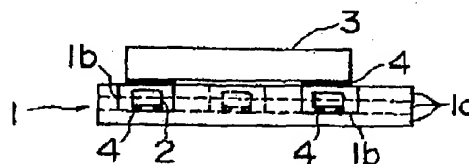
H01L 25/04 Z

- 【審査請求】未請求
 【請求項の数】3
 【出願形態】FD
 【全頁数】3
 (21) 【出願番号】特願平10-36815
 (22) 【出願日】平成10年(1998)2月3日
 (71) 【出願人】
 【識別番号】000003595
 【氏名又は名称】株式会社ケンウッド
 【住所又は居所】東京都渋谷区道玄坂1丁目14番6号
 (71) 【出願人】
 【識別番号】598022521
 【氏名又は名称】株式会社ケンウッド・デバイス
 【住所又は居所】神奈川県横浜市緑区白山1丁目16番2号
 (72) 【発明者】
 【氏名】片野 義一郎
 【住所又は居所】神奈川県横浜市緑区白山1丁目16番2号株式会社ケンウッド・デバイス内
 (72) 【発明者】
 【氏名】津野 雅彦
 【住所又は居所】神奈川県横浜市緑区白山1丁目16番2号株式会社ケンウッド・デバイス内
 (74) 【代理人】
 【弁理士】
 【氏名又は名称】柴田 昌雄

(57) 【要約】

【課題】多層基板の強度を低下させることなく高密度実装を可能とする多層基板構造を提供する。

【解決手段】多層基板1の表面に開口する凹部1b、1b…内に複数の小型電子部品2、2…を埋込み小型電子部品2、2…を覆うように大型電子部品(水晶振動子容器3)を多層基板1に装着する多層基板構造において、凹部1b、1b…を小型電子部品2、2…の数だけ互いに独立して形成する。



特開平11-220090 (2/4)

【特許請求の範囲】

【請求項1】 多層基板の表面に開口する凹部内に複数の小型電子部品を埋込み前記複数の小型電子部品を覆うように大型電子部品を前記多層基板に装着する多層基板構造において、前記凹部は前記複数の小型電子部品の数だけ互いに独立して形成されたことを特徴とする多層基板構造。

【請求項2】 前記凹部の角部に丸みを設けた請求項1の多層基板構造。

【請求項3】 前記大型電子部品と多層基板を同じ材質とした請求項1または2の多層基板構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は多層基板構造に係わり、特に、高密度実装を可能とする多層基板構造に関する。

【0002】

【従来の技術】 実開昭60-59561号公報にプリント基板を複数枚重ねた多層基板を高密度実装にするための手段が開示されている。同公報に従来技術として示された第1の多層基板構造は、多層基板の上面に装着される電子部品の直下に所定の凹部を設け、その凹部内に小形の電子部品（チップコンデンサが例示されている）を搭載する構造である。

【0003】 また、同公報の請求の範囲に記載された第2の多層基板構造は、多層基板の側面に開口する凹部を設け、その凹部内に小形の電子部品（チップコンデンサが例示されている）を配置する構造である。

【0004】

【発明が解決しようとする課題】 上記した従来の第1の多層基板構造では、図3に示すように、多層基板1に設けた凹部1d内に電子部品6を実装し、電子部品6を覆うように大型電子部品5が半田4により多層基板1に半田付けされる。このように大型電子部品5の下に凹部1dが1つだけ設けられている。

【0005】 この第1の多層基板構造によって、大型電子部品の下に複数の小型電子部品（チップ部品）を実装する場合は、例えば、図4および図5に示すように、多層基板1に十字形の凹部7を設けこの中にチップ部品2、2…が実装され、多層基板1の表面に設けた半田付け用パターン1c、1c…に大型電子部品5が半田4を介して付けられる。

【0006】 このように凹部7の面積が広がり、多層基板1の機械的強度が不足し最終製品の実装時や搬送時あるいは使用時に破損し易くなる。例えば凹部7の角部を通る割れWが発生することがある。

【0007】 実開昭60-59561号公報に示された第2の多層基板構造では凹部が多層基板の側面に開口しているために、その高さが低く小型電子部品を実装しにくいという問題があった。

【0008】 この発明は上記した点に鑑みてなされたものであって、その目的とするところは、小型電子部品を実装しやすく、しかも多層基板の強度を低下させることなく高密度実装を可能とする多層基板構造を提供することにある。

【0009】

【課題を解決するための手段】 この発明の多層基板構造は、多層基板の表面に開口する凹部内に複数の小型電子部品を埋込み前記複数の小型電子部品を覆うように大型電子部品を前記多層基板に装着する多層基板構造において、前記凹部が前記複数の小型電子部品の数だけ互いに独立して形成されたものである。

【0010】 また、前記多層基板構造において、前記凹部の角部に丸みを設けたものである。

【0011】 さらに、前記各多層基板構造において、前記大型電子部品と多層基板を同じ材質としたものである。

【0012】

【発明の実施の形態】 この発明の実施例である多層基板構造を図面に基づいて説明する。図1はこの発明の実施例である多層基板構造を示す平面図であり、図2は図1におけるA-A断面図である。

【0013】 図2に示すように単層基板1a、1a…が

特開平11-220090 (3/4)

3枚積層されて多層基板1が形成されている。2枚分の単層基板1aの深さの凹部1b、1b…が4個多層基板1の表面に開口するように多層基板1に形成されている。なお、凹部1bが形成される上2層の単層基板1a、1aの厚みは0.2mmとし、最下層の単層基板1aの厚みは0.3mmとしてある。これらの凹部1b、1b…はチップ部品2の形状に応じて長方形形状であり、その角部は図1に示すように丸みが設けられている。そして各凹部1b、1b…内にチップ部品2、2…が実装される。

【0014】図1において、大型電子部品である水晶振動子容器3は点線で透視して示されているが水晶振動子容器3は多層基板1の表面に設けられた半田付け用パターン1c、1c…に半田4により半田付けされる。そして、水晶振動子容器3はチップ部品2、2…を覆うように実装される。水晶振動子容器3および多層基板1の材質はセラミックであり、半田付けするときの熱膨張による影響が回避され、水晶振動子容器3は凹部1b、1b…の設けられた多層基板1の強度を補強する。また、凹部1b、1b…の角部には丸みが設けられているため応力集中も発生しない。さらに、凹部1bの形成されていない最下層の単層基板1aの厚みが厚いので、この点からも強度が補強される。

【0015】このように水晶振動子容器3の下に多くのチップ部品を実装しても多層基板の表面の面積の減少が少なくなり、多層基板の強度が損なわれることがない。

【0016】

【発明の効果】この発明の多層基板構造によれば、大型電子部品の下に多くの小型電子部品を実装しても多層基板の表面の面積の減少が少なくなり、多層基板の強度が損なわれることがない。

【0017】また、実施例に示したように、多層基板と大型電子部品の材質を同じセラミックとすれば、熱膨張率が同じであるために半田付け時の破損がなくなり、多層基板が大型電子部品によりさらに補強される。

【図面の簡単な説明】

【図1】この発明の実施例である多層基板構造を示す平面図である。

【図2】図1におけるA-A断面図である。

【図3】従来の多層基板構造の例を示す断面図である。

【図4】従来の多層基板構造の他の例を示す平面図である。

【図5】図4におけるB-B断面図である。

【符号の説明】

1 多層基板、1a 単層基板、1b 凹部、1c 半田付け用パターン

1d 凹部

2 チップ部品

3 水晶振動子容器

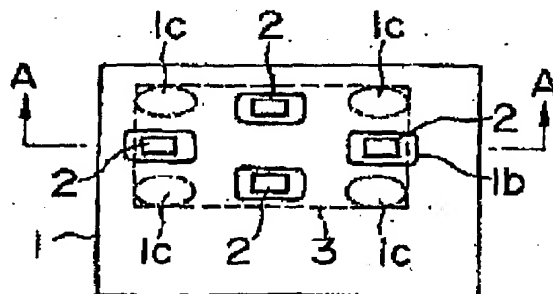
4 半田

5 大型電子部品

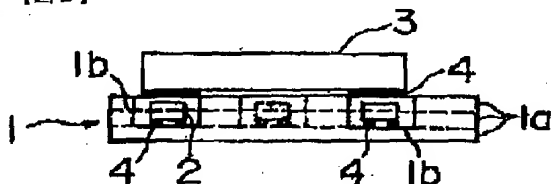
6 電子部品

7 凹部

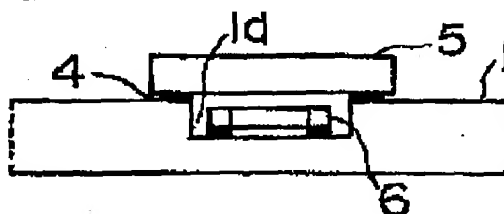
【図1】



【図2】

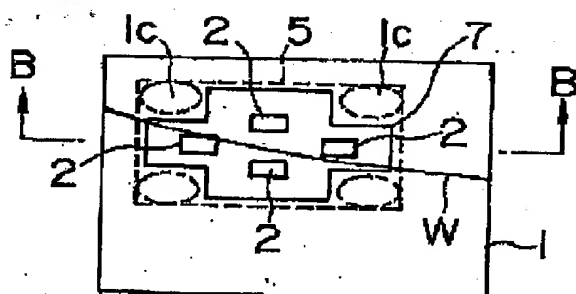


【図3】



特開平11-220090 (4/4)

【図4】



【図5】

